

Языки моделирования и описания аппаратуры

Курс «Программное моделирование вычислительных систем»

Григорий Речистов
grigory.rechistov@phystech.edu

7 апреля 2016 г.



- 1 Иерархия описаний
- 2 Языки общего назначения
- 3 Библиотеки и языки
- 4 SystemC
- 5 Языки описания аппаратуры
- 6 Заключение
- 7 Литература

На прошлых лекциях

Как писать модели устройств на Си (или других императивных языках)

Вопросы

- Что такое «каузальность»?

Вопросы

- Что такое «каузальность»?
- Дайте определение понятию GVT

Вопросы

- Что такое «каузальность»?
- Дайте определение понятию GVT
- Может ли параллельная модель быть детерминистичной?

Главный вопрос этого занятия

На каком языке программирования должен быть написан симулятор?

Главный вопрос этого занятия

На каком языке программирования должен быть написан симулятор?

Правильный ответ: на удобном

Детализация спецификаций

- Верхнеуровневый дизайн — человеческий язык, диаграммы, модели массового обслуживания
- EAS — человеческий язык, псевдокод, примеры кода, использующего функциональность
- MAS — человеческий язык, псевдокод, временные диаграммы
- ...// ←?
- RTL — код, симуляторы
- Netlist — описание топологии соединений
- ...

Языки общего назначения (C, C++, Java...)

- ООП применим
- Написание моделей «с нуля»
- Языки реализуют абстрактную машину
- Специфика int, struct, endianness
- Многопоточность и проблемы обеспечения корректности
- Время жизни объектов (malloc/free)

Причина: средства не соответствуют проблемной области

Абстракции аппаратуры

- Сигналы — логический уровень (0, 1, X, Z)
- Шины — передача групп бит
- Операции над отдельными битами
- Транзакции — отображение направления сигнала
- Абстракции хранения данных: банки регистров, карты памяти
- Временные аспекты поведения

Два способа покорения любой предметной области

- Создание библиотек, реализующих абстракции моделирования, для языка общего назначения
- Использование специализированных языков написания моделей (DSL)

Два способа покорения любой предметной области

- Создание библиотек, реализующих абстракции моделирования, для языка общего назначения
- Использование специализированных языков написания моделей (DSL)
- Пример первого подхода: SystemC/TLM
- Второй подход: DML, LISA, RDL...
- Не связанный с моделированием пример: Intel TBB vs Intel Cilk Plus

DML и SimGen

DML [4]

- Используется в Simics для описания моделей неисполняющих устройств
- Абстракции: регистры, их поля, методы get/set, дискретные события
- Реализован как source-to-source компилятор

SimGen [5]

- Используется в Simics для описания моделей исполняющих устройств
- Абстракции: поля инструкций, шаблоны, мнемоники команд, семантика

Пример кода на DML

```
dml 1.2;
device simple_dml_device;

parameter desc = "Simple DML device";
parameter documentation = "This is an implementation of
    simple DML device.";

bank regs {
    parameter register_size = 4;

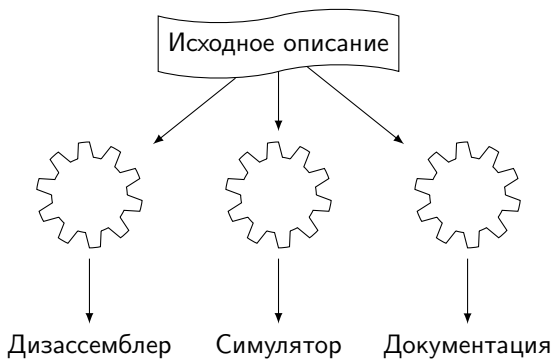
    register r1 @ 0x1000;
    register r2 @ 0x1004;
}
```

Пример кода на SimGen

```
instruction branch_e_0_A_P(dispatch22)
pattern
    op==0 && op2==2 && cond==1 && a==1 && mode==0 && onpage==1
syntax
    "be,a0x{lx:PC+4*dispatch22})"
semantics
#{
    if(rCMP_VALUE_A==rCMP_VALUE_B)
        JUMP_REL_ON_PAGE_N(dispatch22);
    annull_epilogue();
#}
```


LISA

- <http://www.ice.rwth-aachen.de/research/tools-projects/lisa/lisa>
- LISA 2.0 входит в состав Synopsys Processor Designer



Описание архитектурного состояния

- SystemRDL [6]
- Локальные языки
 - Modelgen, Spuidgen
 - Варианты, использующие XML

За и против специализированных языков

Недостатки:

- Генерируется не самый быстрый код
- Генерируется не самый компактный код
- Их нужно учить!

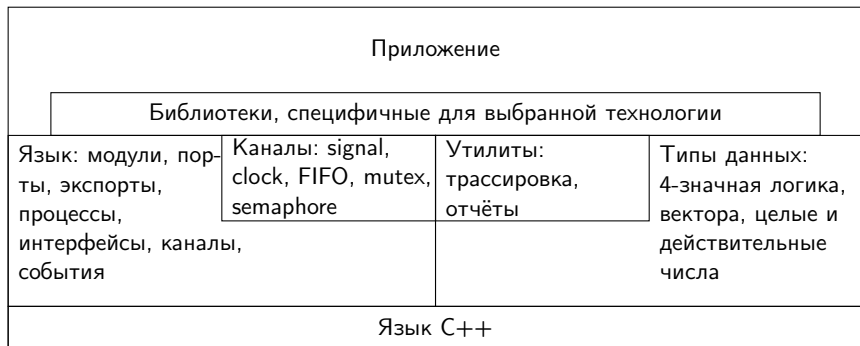
Преимущества:

- Скорость разработки и модификации: правильный уровень абстракции!
- Согласованность всех создаваемых компонент

SystemC/TLM

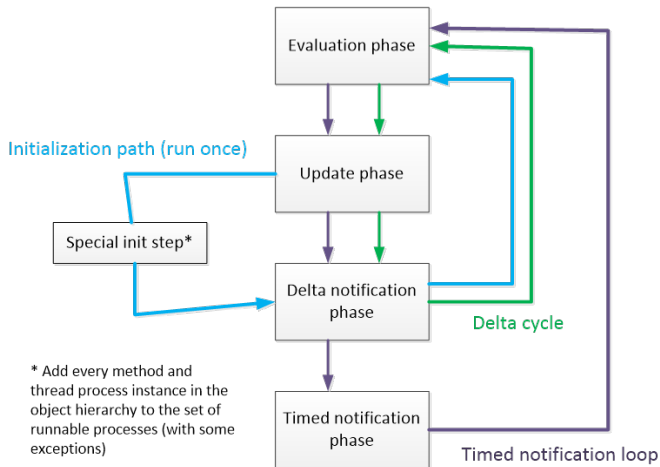
Дата	Версия	Примечания
Sept 1999	0.9	First version; Cycled based
Mar 2000	1.0	Widely accessed major release
Aug 2002	2.0	Add channels & events; cleaner syntax
Apr 2002	2.0.1	Bug fixes; widely used
Dec 2005	2.1.v1	IEEE approves the IEEE 1666–2005 standard for SystemC
Jun 2008	2.2.05	TLM-2.0.0 library released
Nov 2011	2.3.0	IEEE approves the IEEE 1666–2011 standard for SystemC

Структура SystemC



Взято из: К. Tyurin. SystemC Overview

Время в SystemC



Взято из: K. Tyurin. SystemC Overview

Мечта о SystemC

Несбывшееся обещание: любой, кто умеет писать на C++, сможет писать синтезируемый код устройств.

<http://panchul.livejournal.com/203346.html>



Прыгая через пропасть

Семантическая пропасть (англ. semantic gap) выражается в различиях описаний одного объекта в различных лингвистических представлениях, например языках или системах символов

Пример из практики: транслятор LISA → SimGen

Verilog

- Создан в Automated Integrated Design Systems в 1984 г.
- Стандарт IEEE с 1995 г.
- Несколько раз уточнялся
- В настоящее время объединён с SystemVerilog (+ верификация)

Множество команд языка

- Синтезируемые — представленные в аппаратуре
- Несинтезируемые — для отладки, симуляции, верификации





VHDL

- Был разработан в 1983 г. по заказу Министерства обороны США
- Первоначально предназначался для моделирования, но позже появилась и синтезируемое подмножество
- Стандарт многократно обновлялся

На следующей лекции

Связь виртуальности и реальности

Литература I

-  O. Schliebusch et al. Architecture implementation using the machine description language LISA, 2002
<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=994928>
-  Hadjiyiannis G., Hanono S., Devadas S. ISDL: An Instruction Set Description Language for Reatargetability, 1997
<http://www.caa.lcs.mit.edu/~devadas/pubs/isdl.ps>
-  Rishiyur S Nikhil et al. BSV by Example.
http://csg.csail.mit.edu/6.S078/6_S078_2012_www/resources/bsv_by_example.pdf
-  Wind River. Reference Manual for DML 1.2

Литература II



Fredrik Larsson et al. SimGen: Development of Efficient Instruction Set Simulators. <ftp://ftp.sics.se/pub/SICS-reports/Reports/SICS-R--97-03--SE.ps.Z>



Accellera Systems Initiative. SystemRDL <http://www.accellera.org/downloads/standards/systemrdl>

Спасибо за внимание!

Слайды и материалы курса доступны по адресу
<http://is.gd/ivuboc>

Замечание: все торговые марки и логотипы, использованные в данном материале, являются собственностью их владельцев. Представленная точка зрения отражает личное мнение автора.